

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月30日

出 願 番 号

Application Number:

特願2002-286136

[ ST.10/C ]:

[ JP 2002-286136 ]

出 願 人

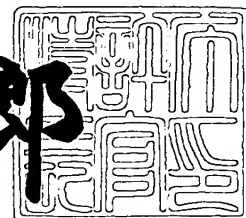
Applicant(s):

セイコーエプソン株式会社

2003年 6月23日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3049301

【書類名】 特許願

【整理番号】 J0093450

【提出日】 平成14年 9月30日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133  
G09G 3/36

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 二村 徹

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 藤田 伸

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0266-52-3139

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤網 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

特2002-286136

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリクス型電気光学装置および電子機器

【特許請求の範囲】

【請求項 1】 電気光学物質を保持する基板にマトリクス状に構成された多数の画素の各々に、画素スイッチング用の薄膜トランジスタと、突起あるいは孔からなる複数の凹凸が分散した状態に形成された凹凸形成膜と、該凹凸形成膜の上層側に形成され、当該凹凸形成膜によって表面に光散乱用の凹凸パターンが形成された光反射膜とを有し、層間絶縁膜に形成されたコンタクトホール内にも前記光反射膜が形成されたアクティブマトリクス型電気光学装置において、

前記多数の画素を  $n \times m$  個の複数画素ずつ、複数のユニットにグループ分けしたときに、当該ユニット内における前記コンタクトホールの形成位置パターンが前記ユニット間で異なっていることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 2】 請求項 1 において、前記ユニット内では前記コンタクトホールの形成位置が画素毎に相違していることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 3】 請求項 1 または 2 において、前記ユニット間では、当該ユニット内における位置が同一の画素における前記コンタクトホールの形成位置が全て相違していることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 4】 電気光学物質を保持する基板にマトリクス状に構成された多数の画素の各々に、画素スイッチング用の薄膜トランジスタと、突起あるいは孔からなる複数の凹凸が分散した状態に形成された凹凸形成膜と、該凹凸形成膜の上層側に形成され、当該凹凸形成膜によって表面に光散乱用の凹凸パターンが形成された光反射膜とを有し、層間絶縁膜に形成されたコンタクトホール内にも前記光反射膜が形成されたアクティブマトリクス型電気光学装置において、

前記多数の画素を  $n \times m$  個の複数画素ずつ、複数のユニットにグループ分けしたときに、前記ユニット内では前記コンタクトホールの形成位置が画素毎に相違していることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 5】 請求項 1 ないし 4 のいずれかにおいて、少なくともユニット

内では前記画素毎に前記凹凸パターンが異なる形態をもって形成されているとともに、当該ユニット内における各凹凸パターンの位置が前記ユニット間で異なっていることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 6】 電気光学物質を保持する基板にマトリクス状に構成された多数の画素の各々に、画素スイッチング用の薄膜トランジスタと、突起あるいは孔からなる複数の凹凸が分散した状態に形成された凹凸形成膜と、該凹凸形成膜の上層側に形成され、当該凹凸形成膜によって表面に光散乱用の凹凸パターンが形成された光反射膜とを有し、層間絶縁膜に形成されたコンタクトホール内にも前記光反射膜が形成されたアクティブマトリクス型電気光学装置において、

前記多数の画素の各々で前記コンタクトホールの形成位置が相違していることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 7】 請求項 6 において、前記多数の画素の各々に前記凹凸パターンが異なる形態をもって形成されていることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 8】 請求項 1 ないし 7 のいずれかにおいて、前記ドレイン電極は、前記多数の画素のいずれにおいても前記光反射膜の下層側で略画素全体にわたって形成されていることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 9】 請求項 1 ないし 8 のいずれかにおいて、各画素に形成された前記コンタクトホールの面積が等しいことを特徴とするアクティブマトリクス型電気光学装置。

【請求項 10】 請求項 1 ないし 9 のいずれかにおいて、前記基板を第 1 の基板とし、該第 1 の基板に対して第 2 の基板を対向配置させて当該基板間に前記電気光学物質としての液晶を保持してなることを特徴とするアクティブマトリクス型電気光学装置。

【請求項 11】 請求項 1 ないし 10 のいずれかに規定するアクティブマトリクス型電気光学装置を表示部として備えてなることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、基板に電気光学物質が保持されたアクティブマトリクス型電気光学装置、およびそれを用いた電子機器に関するものである。さらに詳しくは、アクティブマトリクス型の反射型および半透過・反射型電気光学装置に関するものである。

## 【 0 0 0 2 】

## 【従来の技術】

液晶装置などの電気光学装置は、各種機器の直視型の表示装置として用いられている。このような電気光学装置のうち、アクティブマトリクス型の反射型液晶装置では、図 1 7 および図 1 8 に示すように、TFT アレイ基板 1 0 の表面にマトリクス状に配列された多数の画素 1 0 0 a の各々に、画素スイッチング用の薄膜トランジスタ 3 0（以下、TFT という）と、突起あるいは孔からなる複数の凹凸が分散した状態に形成された凹凸形成膜 1 3 a と、この凹凸形成膜 1 3 a の上層側に形成された光反射膜 8 a と、透明な画素電極 9 a とが形成され、光反射膜 8 a の表面には、凹凸形成膜 1 3 a の凹凸が凹凸パターン 8 g として反映されている。従って、対向基板 2 0 側から入射した光を TFT アレイ基板 1 0 側で反射し、対向基板 2 0 側から出射された光によって反射モードで画像を表示することができる。

## 【 0 0 0 3 】

ここで、光反射膜 8 a で反射された光の方向性が強いと、画像をみる角度で明るさが異なるなどの視野角依存性が顕著に出てくる。そこで、従来は、第 2 層間絶縁膜 5 の表面に、アクリル樹脂などの有機系樹脂からなる感光性樹脂を厚めに塗布した後、この感光性樹脂をフォトリソグラフィ技術によりパターンニングして光反射膜 8 a の下層側に、突起あるいは孔からなる凹凸を複数、備えた下層側凹凸形成膜 1 3 a を形成し、次に、下層側凹凸形成膜 1 3 a の表面に上層側凹凸形成膜 7 a を形成して凹凸をなだらかな形状として、その上層側に形成される光反射膜 8 a の表面になだらかな形状の光散乱用の凹凸パターン 8 g を形成している。

## 【 0 0 0 4 】

このように構成した TFT アレイ基板 1 0 において、画素スイッチング用の T

FT30のドレインと画素電極9aとを電氣的に接続するにあたっては、いずれの画素100aにおいても、TFT30のドレイン領域に対して、ゲート絶縁膜2および第1層間絶縁膜4に形成したコンタクトホール4cを介してドレイン電極6bを電氣的に接続するとともに、このコンタクトホール4cと略重なる位置において、第2の層間絶縁膜5、および上層側凹凸形成膜7aに形成したコンタクトホール5dを介してドレイン電極6bに光反射膜8aが電氣的に接続し、この光反射膜8aにITO膜からなる画素電極9aが電氣的に接続している。

## 【0005】

このような電気光学装置において、光反射膜8a表面の凹凸パターン8gを各画素100aで同一とすると、光反射膜8aからの反射光に干渉が発生してしまい、表示の品位が著しく低下するという問題点がある。そこで、凹凸パターン8gの形態を画素100a毎に相違させることが提案されている。

## 【0006】

しかしながら、凹凸パターン8gの形態を画素100a毎に相違させても、従来の電気光学装置では、コンタクトホール5dの形成位置がいずれの画素100aにおいても完全に揃っている（例えば、特許文献1参照）。

## 【0007】

このため、従来の電気光学装置では、コンタクトホール5dの壁部の傾斜面からの反射光が画素単位で干渉するという問題点がある

## 【0008】

## 【特許文献1】

特開平10-123508号公報

## 【0009】

## 【発明が解決しようとする課題】

以上の問題点に鑑みて、本発明の課題は、コンタクトホールに起因する光の干渉を防止可能なアクティブマトリクス型電気光学装置、および電気機器を提供することにある。

## 【0010】

次に、本発明の課題は、光反射膜からの反射光の干渉を防止可能なアクティブ

マトリクス型電気光学装置、およびそれを用いた電子機器を提供することにある。

【0011】

【課題を解決するための手段】

上記課題を解決するために、本発明では、電気光学物質を保持する基板にマトリクス状に構成された多数の画素の各々に、画素スイッチング用の薄膜トランジスタと、突起あるいは孔からなる複数の凹凸が分散した状態に形成された凹凸形成膜と、該凹凸形成膜の上層側に形成され、当該凹凸形成膜によって表面に光散乱用の凹凸パターンが形成された光反射膜とを有し、層間絶縁膜に形成されたコンタクトホール内にも前記光反射膜が形成されたアクティブマトリクス型電気光学装置において、前記多数の画素を  $n \times m$  個の複数画素ずつ、複数のユニットにグループ分けしたときに、当該ユニット内における前記コンタクトホールの形成位置パターンが前記ユニット間で異なっていることを特徴とする。

【0012】

本発明では、ユニット内におけるコンタクトホールの形成位置パターンがユニット間で異なっているため、電気光学装置をいずれの方向から眺めてもコンタクトホールが繰り返し、出現するようなことがない。それ故、光反射膜からの反射光においてコンタクトホール、およびその周辺部分が干渉を発生させない。

【0013】

本発明において、前記ユニット内では前記コンタクトホールの形成位置が画素毎に相違していることが好ましい。

【0014】

本発明において、前記ユニット間では、ユニット内における位置が同一の画素における前記コンタクトホールの形成位置が全て相違していることが好ましい。

【0015】

本発明の別の形態では、電気光学物質を保持する基板にマトリクス状に構成された多数の画素の各々に、画素スイッチング用の薄膜トランジスタと、突起あるいは孔からなる複数の凹凸が分散した状態に形成された凹凸形成膜と、該凹凸形成膜の上層側に形成され、当該凹凸形成膜によって表面に光散乱用の凹凸パターン



が形成された光反射膜とを有し、層間絶縁膜に形成されたコンタクトホール内にも前記光反射膜が形成されたアクティブマトリクス型電気光学装置において、前記多数の画素を  $n \times m$  個の複数画素ずつ、複数のユニットにグループ分けしたときに、少なくともユニット内では各画素におけるコンタクトホールの形成位置が相違していることを特徴とする。

## 【 0 0 1 6 】

本発明では、ユニット内では、各画素におけるコンタクトホールの形成位置が相違しているため、たとえ、ユニット間でコンタクトホールの形成パターンが同一でも、従来であれば1画素周期で光の干渉が発生していたのをユニット周期まで拡大でき、干渉を抑制することができる。

## 【 0 0 1 7 】

本発明において、少なくとも前記ユニット内では前記画素毎に前記凹凸パターンが異なる形態をもって形成されているとともに、当該ユニット内における各凹凸パターンの位置が前記ユニット間で異なっていることが好ましい。このように構成すると、電気光学装置をいずれの方向から眺めても同一の凹凸パターンが繰り返し、出現するようなことがない。それ故、光反射膜からの反射光に干渉が発生しない。

## 【 0 0 1 8 】

本発明のさらに別の形態では、電気光学物質を保持する基板にマトリクス状に構成された多数の画素の各々に、画素スイッチング用の薄膜トランジスタと、突起あるいは孔からなる複数の凹凸が分散した状態に形成された凹凸形成膜と、該凹凸形成膜の上層側に形成され、当該凹凸形成膜によって表面に光散乱用の凹凸パターンが形成された光反射膜とを有し、層間絶縁膜に形成されたコンタクトホール内にも前記光反射膜が形成されたアクティブマトリクス型電気光学装置において、前記多数の画素の各々で前記コンタクトホールの形成位置が相違していることを特徴とする。

## 【 0 0 1 9 】

本発明では、画素毎にコンタクトホールの形成位置が異なっているため、電気光学装置をいずれの方向から眺めてもコンタクトホールが繰り返し、出現するよ

うなことがない。それ故、光反射膜からの反射光においてコンタクトホール、およびその周辺部分は干渉を発生させない。

【0020】

本発明において、前記多数の画素の各々に前記凹凸パターンが異なる形態をもって形成されていることが好ましい。このように構成すると、電気光学装置をいづれの方から眺めても同一の凹凸パターンが繰り返し、出現するようなことがない。それ故、光反射膜からの反射光に干渉が発生しない。

【0021】

本発明において、前記ドレイン電極は、前記多数の画素のいずれにおいても前記光反射膜の下層側で前記画素の略全体にわたって形成されていることが好ましい。このように構成すると、コンタクトホールの形成位置を変えても、それに合わせて、ドレイン電極の形成領域を変更する必要がない。

【0022】

本発明において、各画素に形成された前記コンタクトホールの面積は等しいことが好ましい。

【0023】

本発明においては、前記基板を第1の基板とし、該第1の基板に対して第2の基板を対向配置させて当該基板間に前記電気光学物質としての液晶を保持させてアクティブマトリクス型電気光学装置を構成する。

【0024】

このようなアクティブマトリクス型電気光学装置は、例えば、携帯電話機あるいはモバイルコンピュータなどといった電子機器の表示部として用いられる。

【0025】

【発明の実施の形態】

図面を参照して、本発明の実施の形態を説明する。

【0026】

(電気光学装置の基本的な構成)

図1は、本発明を適用した電気光学装置を各構成要素とともに対向基板の側から見た平面図であり、図2は、図1のH-H'断面図である。図3は、電気光学

装置の画像表示領域においてマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。なお、本形態の説明に用いた各図では、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

## 【0027】

図1および図2において、本形態の電気光学装置100（液晶装置）は、TFTアレイ基板10（第1の基板）と対向基板20（第2の基板）とがシール材52によって貼り合わされ、このシール材52によって区画された領域（液晶封入領域）内には、電気光学物質としての液晶50が挟持されている。シール材52の形成領域の内側領域には、遮光性材料からなる周辺見切り53が形成されている。シール材52の外側の領域には、データ線駆動回路101、および実装端子102がTFTアレイ基板10の一辺に沿って形成されており、この一辺に隣接する2辺に沿って走査線駆動回路104が形成されている。TFTアレイ基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路104の間をつなぐための複数の配線105が設けられており、更に、周辺見切り53の下などを利用して、プリチャージ回路や検査回路が設けられることもある。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20との間で電氣的導通をとるための基板間導通材106が形成されている。

## 【0028】

なお、データ線駆動回路101および走査線駆動回路104をTFTアレイ基板10の上に形成する代わりに、たとえば、駆動用LSIが実装されたTAB（テープ オートメイテッド、ボンディング）基板をTFTアレイ基板10の周辺部に形成された端子群に対して異方性導電膜を介して電氣的および機械的に接続するようにしてもよい。なお、電気光学装置100では、使用する液晶50の種類、すなわち、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード等々の動作モードや、ノーマリホワイトモード／ノーマリブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の向きに配置されるが、ここでは図示を省略してある。

【0029】

また、電気光学装置100をカラー表示用として構成する場合には、対向基板20において、TFTアレイ基板10の各画素電極（後述する）に対向する領域にRGBのカラーフィルタをその保護膜とともに形成する。

【0030】

このような構造を有する電気光学装置100の画像表示領域においては、図3に示すように、複数の画素100aがマトリクス状に構成されているとともに、これらの画素100aの各々には、画素電極9a、およびこの画素電極9aを駆動するための画素スイッチング用のTFT30が形成されており、画素信号S1、S2・・・Snを供給するデータ線6aが当該TFT30のソースに電氣的に接続されている。データ線6aに書き込む画素信号S1、S2・・・Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしてもよい。また、TFT30のゲートには走査線3aが電氣的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号G1、G2・・・Gmをこの順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電氣的に接続されており、スイッチング素子であるTFT30を一定期間だけそのオン状態とすることにより、データ線6aから供給される画素信号S1、S2・・・Snを各画素に所定のタイミングで書き込む。このようにして画素電極9aを介して液晶に書き込まれた所定レベルの画素信号S1、S2、・・・Snは、図2に示す対向基板20の対向電極21との間で一定期間保持される。

【0031】

ここで、液晶50は、印加される電圧レベルにより分子集合の配向や秩序が変化するにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光がこの液晶50の部分を通過する光量が低下し、ノーマリーブラックモードであれば、印加された電圧に応じて入射光がこの液晶50の部分を通過する光量が増大していく。その結果、全体として電気光学装置100からは画素信号S1、S2、・・・Snに応じたコントラストを持つ光が出射される。

【0032】

なお、保持された画素信号  $S_1$ 、 $S_2$ 、 $\dots$ 、 $S_n$  がリークするのを防ぐために、画素電極 9 a と対向電極との間に形成される液晶容量と並列に蓄積容量 6 0 を付加することがある。例えば、画素電極 9 a の電圧は、ソース電圧が印加された時間よりも 3 桁も長い時間だけ蓄積容量 6 0 により保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い電気光学装置 1 0 0 が実現できる。なお、蓄積容量 6 0 を形成する方法としては、図 3 に例示するように、蓄積容量 6 0 を形成するための配線である容量線 3 b との間に形成する場合、あるいは前段の走査線 3 a との間に形成する場合もいずれであってもよい。

【0033】

(TFT アレイ基板の構成)

図 4 は、本形態の電気光学装置に用いた TFT アレイ基板の相隣接する複数の画素群の平面図である。図 5 は、電気光学装置の画素の一部を図 4 の A-A' 線に相当する位置で切断したときの断面図である。

【0034】

図 4 において、TFT アレイ基板 1 0 上には、複数の透明な ITO (Indium Tin Oxide) 膜からなる画素電極 9 a がマトリクス状に形成されており、これら各画素電極 9 a に対して画素スイッチング用の TFT 3 0 がそれぞれ接続している。また、画素電極 9 a の縦横の境界に沿って、データ線 6 a、走査線 3 a、および容量線 3 b が形成され、TFT 3 0 は、データ線 6 a および走査線 3 a に対して接続している。また、TFT 3 0 のチャネル領域 1 a' に対向するように走査線 3 a が延びている。

【0035】

データ線 6 a は、コンタクトホール 4 d を介して TFT 3 0 の高濃度ソース領域 1 d に電氣的に接続し、画素電極 9 a は、コンタクトホール 5 d を介して TFT 3 のドレイン電極 6 b に電氣的に接続し、ドレイン電極 6 b は、コンタクトホール 4 c を介して TFT 3 の高濃度ドレイン領域 1 e に電氣的に接続している。

【0036】

本形態では、ドレイン電極 6 b は、略画素全体にわたって形成されていると

もに、ドレイン領域 6 b が形成されている領域の任意の位置にコンタクトホール 5 d が形成される。

【0037】

なお、蓄積容量 60（蓄積容量素子）は、画素スイッチング用の TFT 30 を形成するための半導体膜 1 の延設部分 1 f を導電化したものを下電極とし、この下電極 4 1 に、走査線 3 b と同層の容量線 3 b が上電極として重なった構造になっている。

【0038】

このように構成した画素 100 a の A-A' 線における断面は、図 5 に示すように、TFT アレイ基板 10 の基体たる透明な基板 10' の表面に、厚さが 300 nm ～ 500 nm のシリコン酸化膜（絶縁膜）からなる下地保護膜 11 が形成され、この下地保護膜 11 の表面には、厚さが 50 nm ～ 100 nm の島状の半導体膜 1 a が形成されている。半導体膜 1 a の表面には、厚さが約 50 ～ 150 nm のシリコン酸化膜からなるゲート絶縁膜 2 a が形成され、このゲート絶縁膜 2 a の表面に、厚さが 300 nm ～ 800 nm の走査線 3 a がゲート電極として通っている。半導体膜 1 a のうち、走査線 3 a に対してゲート絶縁膜 2 a を介して対峙する領域がチャネル領域 1 a' になっている。このチャネル領域 1 a' に対して一方側には、低濃度ソース領域 1 b および高濃度ソース領域 1 d を備えるソース領域が形成され、他方側には低濃度ドレイン領域 1 c および高濃度ドレイン領域 1 e を備えるドレイン領域が形成されている。

【0039】

画素スイッチング用の TFT 30 の表面側には、厚さが 300 nm ～ 800 nm のシリコン酸化膜からなる第 1 層間絶縁膜 4、および厚さが 100 nm ～ 300 nm のシリコン窒化膜からなる第 2 層間絶縁膜 5（表面保護膜）が形成されている。第 1 層間絶縁膜 4 の表面には、厚さが 300 nm ～ 800 nm のデータ線 6 a が形成され、このデータ線 6 a は、第 1 層間絶縁膜 4 に形成されたコンタクトホール 4 d を介して高濃度ソース領域 1 d に電氣的に接続している。

【0040】

第 1 層間絶縁膜 4 の表面にはデータ線 6 a と同時形成されたドレイン電極 6 b

が形成され、このドレイン電極 6 b は、第 1 層間絶縁膜 4 に形成されたコンタクトホール 4 c を介して高濃度ドレイン領域 1 e に電氣的に接続している。

【0041】

第 2 層間絶縁膜 5 の上層には、有機系樹脂などの感光性樹脂からなる下層側凹凸形成膜 13 a、およびポリシラザンや有機系樹脂などからなる上層側凹凸形成膜 7 a がこの順に形成され、上層側凹凸形成膜 7 a の表面には、アルミニウム膜などからなる光反射膜 8 a が形成されている。

【0042】

光反射膜 8 a の上層には、ITO 膜からなる透明な画素電極 9 a が形成されている。画素電極 9 a は、光反射膜 8 a の表面に直接、積層され、画素電極 9 a と光反射膜 8 a とは電氣的に接続されている。

【0043】

ここで、光反射膜 8 a は、上層側凹凸形成膜 7 a および第 2 層間絶縁膜 5 に形成されたコンタクトホール 5 d 内にも形成され、このコンタクトホール 5 d を介してドレイン電極 6 b に電氣的に接続している。また、ITO 膜からなる画素電極 9 a は、光反射膜 8 a を介してドレイン電極 6 b に電氣的に接続している状態にある。

【0044】

ここで、TFT30 のドレイン電極 6 b は、光反射膜 8 a の下層側において画素 100 a の略全体にわたって形成されている。このため、後述するように、コンタクトホール 5 d の位置を画素 100 a 毎に変えたとしても、ドレイン電極 6 b については形成位置や形成範囲などを変更する必要がない。また、光反射膜 8 a の下層側であれば、ドレイン電極 6 b を広い範囲にわたって形成しても、表示に寄与する光量が減少することもない。

【0045】

画素電極 9 a の表面側にはポリイミド膜からなる配向膜 12 が形成されている。この配向膜 12 は、ポリイミド膜に対してラビング処理が施された膜である。

【0046】

また、高濃度ドレイン領域 1 e からの延設部分 1 f (下電極) に対しては、ゲ

ート絶縁膜 2 a と同時形成された絶縁膜（誘電体膜）を介して、走査線 3 a と同層の容量線 3 b が上電極として対向することにより、蓄積容量 6 0 が構成されている。

【0 0 4 7】

なお、T F T 3 0 は、好ましくは上述のように L D D 構造をもつが、低濃度ソース領域 1 b、および低濃度ドレイン領域 1 c に相当する領域に不純物イオンの打ち込みを行わないオフセット構造を有していてもよい。また、T F T 3 0 は、ゲート電極（走査線 3 a の一部）をマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度のソースおよびドレイン領域を形成したセルフアライン型の T F T であってもよい。

【0 0 4 8】

また、本形態では、T F T 3 0 のゲート電極（走査線 3 a）をソースドレイン領域の間に 1 個のみ配置したシングルゲート構造としたが、これらの間に 2 個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート（ダブルゲート）、あるいはトリプルゲート以上で T F T 3 0 を構成すれば、チャネルとソースドレイン領域の接合部でのリーク電流を防止でき、オフ時の電流を低減することが出来る。これらのゲート電極の少なくとも 1 個を L D D 構造或いはオフセット構造にすれば、さらにオフ電流を低減でき、安定したスイッチング素子を得ることが出来る。

【0 0 4 9】

（凹凸パターン 8 g の構成）

図 4 および図 5 において、T F T アレイ基板 1 0 では、各画素 1 0 0 a の反射領域には、光反射膜 8 a の表面のうち、T F T 3 0 の形成領域から外れた領域（光反射膜形成領域）に、凸部 8 b および凹部 8 c を備えた凹凸パターン 8 g が形成されている。

【0 0 5 0】

このような凹凸パターン 8 g を構成するにあたって、本形態の T F T アレイ基板 1 0 では、光反射膜 8 a の下層側のうち、光反射膜 8 a と平面的に重なる領域



には、有機系の感光性樹脂からなる下層側凹凸形成膜 1 3 a が第 2 層間絶縁膜 5 の表面に複数の柱状突起（凹凸）として所定の分布をもって形成され、この下層側凹凸形成膜 1 3 a の上層には、ポリシラザンや有機系樹脂などといった流動性材料から形成された絶縁膜からなる上層側凹凸形成膜 7 a が積層されている。このため、反射膜 8 a の表面には、下層側凹凸形成膜 1 3 a の凹凸に対応する凹凸パターン 8 g が形成され、この凹凸パターン 8 g では、上層側凹凸形成膜 7 a によって、下層側凹凸形成膜 1 3 a のエッジなどが出ないようにになっている。

#### 【0051】

なお、上層側凹凸形成膜 7 a を形成せずに、下層側凹凸形成膜 1 3 a を形成した後、ベーク工程を行うことにより、下層側凹凸形成膜 1 3 a の凹凸（孔 1 3 b）の縁を滑らかにすることもある。

#### 【0052】

ここで、下層側凹凸形成膜 1 3 a において凹凸を形成する柱状突起は、円形、あるいは略多角形の平面形状を有している。また、下層側凹凸形成膜 1 3 a において凹凸を形成する柱状突起は、平面的なサイズが異なるものが複数種類、形成されているが、図 4 および図 5 には、同一サイズで図示してある。

#### 【0053】

このように、凹凸パターン 8 g の形状、サイズ、および分布は、柱状突起を構成する下層側凹凸形成膜 1 3 a の形状、サイズ、および分布によって規定される。

#### 【0054】

（対向基板の構成）

図 5 において、対向基板 2 0 では、TFT アレイ基板 1 0 に形成されている画素電極 9 a の縦横の境界領域と対向する領域にブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜 2 3 が形成され、その上層側には、ITO 膜からなる対向電極 2 1 が形成されている。また、対向電極 2 1 の上層側には、ポリイミド膜からなる配向膜 2 2 が形成され、この配向膜 2 2 は、ポリイミド膜に対してラビング処理が施された膜である。

#### 【0055】

(TFTの製造方法)

本形態に係るTFTアレ基板10を製造する方法を、図6ないし図8を参照して説明する。

【0056】

図6、図7および図8はいずれも、本形態のTFTアレ基板11の製造方法を示す工程断面図であり、いずれの図においても、TFT形成領域、および光反射膜形成領域の断面を示してある。

【0057】

なお、本形態のTFTアレ基板10を製造するにあたって、TFT30などの製造工程は、いわゆる低温プロセスと称せられる方法が採用され、このような方法については、すでに周知であるため、本形態のTFTアレ基板10の特徴と関連する工程のみを説明する。

【0058】

本形態のTFTアレ基板10を製造するにあたっては、図6(A)に示すように、ガラス製の基板10'の表面にTFT30を形成した以降、第1層間絶縁膜4の表面側に、データ線6a(ソース電極)などを構成するためのアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなる導電膜6をスパッタ法などで300nm~800nmの厚さに形成した後、フォトリソグラフィ技術を用いてレジストマスク555を形成する。

【0059】

次に、レジストマスク555を介して導電膜6にドライエッチングを行い、図6(B)に示すように、データ線6a、およびドレイン電極6bを形成する。

【0060】

次に、図6(C)に示すように、データ線6a、およびドレイン電極6bの表面側にCVD法などにより、シリコン窒化膜などからなる第2層間絶縁膜5を100nm~300nmの膜厚に形成した後、フォトリソグラフィ技術を用いて、第2層間絶縁膜5にコンタクトホールなどを形成するためのレジストマスク556を形成する。

【0061】

次に、レジストマスク 556 を介して第 2 層間絶縁膜 5 にドライエッチングを行い、図 6 (D) に示すように、第 2 層間絶縁膜 5 のうち、ドレイン電極 6 b に対応する部分にコンタクトホール 5 d を形成する。

【0062】

次に、図 7 (A) に示すように、第 2 層間絶縁膜 5 の表面に、有機系の感光性樹脂 13 を厚めに塗布した後、感光性樹脂 13 を露光マスク 510 を介して露光する。ここで、感光性樹脂 13 としてはネガタイプおよびポジタイプのいずれを用いてもよいが、図 7 (A) には、感光性樹脂 13 としてポジタイプの場合を例示しており、感光性樹脂 13 を除去したい部分に対して、露光マスク 510 の透光部分 511 を介して紫外線が照射される。

【0063】

次に、露光した感光性樹脂 13 を現像して、図 7 (B) に示すように、光反射膜 8 a の下層側のうち、光反射膜 8 a と平面的に重なる領域に、図 5 を参照して説明した柱状突起、およびコンタクトホール 5 d を備えた下層側凹凸形成膜 13 a を形成する。

【0064】

次に、図 7 (C) に示すように、第 2 層間絶縁膜 5 および下層側凹凸形成膜 13 a の表面側に、ペルヒドロポリシラザンまたはこれを含む組成物を塗布した後、焼成して、あるいは有機系樹脂からなる流動性材料 7 を塗布した後、図 7 (D) に示すように、フォトリソグラフィ技術を利用してのパターニング、あるいは露光、現像により、コンタクトホール 5 d を備えた上層側凹凸形成膜 7 a を形成する。

【0065】

なお、ペルヒドロポリシラザンとは無機ポリシラザンの一種であり、大気中で焼成することによってシリコン酸化膜に転化する塗布型コーティング材料である。たとえば、東燃 (株) 製のポリシラザンは、 $-(SiH_2NH)-$  を単位とする無機ポリマーであり、キシレンなどの有機溶剤に可溶である。従って、この無機ポリマーの有機溶媒溶液 (たとえば、20%キシレン溶液) を塗布液としてス

ピンコート法（たとえば、2000rpm、20秒間）で塗布した後、450℃の温度で大気中で焼成すると、水分や酸素と反応し、CVD法で成膜したシリコン酸化膜と同等以上の緻密な非晶質のシリコン酸化膜を得ることができる。

【0066】

ここで、上層側凹凸形成膜7aは、流動性を有する材料を塗布したものから形成されるため、上層側凹凸形成膜7aの表面には、下層側凹凸形成膜13aの凹凸を適度に打ち消して、エッジのない、なだらかな形状の凹凸パターン8gが形成される。

【0067】

なお、上層側凹凸形成膜7aを形成せずに、なだらかな形状の凹凸パターン8gを形成する場合には、図7（B）に示す状態でベーク工程を行って、下層側凹凸形成膜13aの縁を滑らかな形状にすればよい。

【0068】

次に、図8（A）に示すように、スパッタ法などによって、上層側凹凸形成膜7aの表面にアルミニウム膜などといった反射性を備えた金属膜8を形成した後、フォトリソグラフィ技術を用いてレジストマスク557を形成する。

【0069】

次に、レジストマスク557を介して金属膜8にエッチングを行い、図8（B）に示すように、所定領域に光反射膜8aを残す。このようにして形成した光反射膜8aの表面には、下層側凹凸形成膜13aによって500nm以上、さらには800nm以上の凹凸パターン8gが形成され、かつ、この凹凸パターン8gは、上層側凹凸形成膜7aによって、エッジのない、なだらかな形状になっている。

【0070】

次に、図8（C）に示すように、光反射膜8aの表面側に、厚さが40nm～200nmのITO膜9をスパッタ法などで形成した後、フォトリソグラフィ技術を用いてレジストマスク558を形成する。

【0071】

次に、レジストマスク558を介してITO膜9にエッチングを行って、図8

(D) に示すように、コンタクトホール 5 d を介してドレイン電極 6 b に電氣的に接続する画素電極 9 a を形成する。

【 0 0 7 2 】

しかる後には、図 5 に示すように、画素電極 9 a の表面側にポリイミド膜（配向膜 1 2）を形成する。それには、ブチルセロソルブや n-メチルピロリドンなどの溶媒に 5～10 重量%のポリイミドやポリアミド酸を溶解させたポリイミド・ワニスフレキシソ印刷した後、加熱・硬化（焼成）する。そして、ポリイミド膜を形成した基板をレーヨン系繊維からなるパフ布で一定方向に擦り、ポリイミド分子を表面近傍で一定方向に配列させる。その結果、後で充填した液晶分子とポリイミド分子との相互作用により液晶分子が一定方向に配列する。

【 0 0 7 3 】

その結果、TFT アレイ基板 1 0 が完成する。

【 0 0 7 4 】

（凹凸パターン 8 g と画素 1 0 0 a との関係）

図 9 は、TFT アレイ基板上において多数の画素を複数画素ずつ、複数のユニットにグループ分けしたときに、少なくともユニット内では画素毎に凹凸パターンが異なる形態をもって形成されているとともに、ユニット内における各凹凸パターンの位置がユニット間で異なっている様子を示す説明図である。図 1 0、図 1 1、および図 1 2 は、本形態のアクティブマトリクス型電気光学装置の TFT アレイ基板に付した凹凸パターンの説明図である。図 1 3 は、凹凸の相対距離関係を評価するためのドロネイ図の説明図である。

【 0 0 7 5 】

本形態のアクティブマトリクス型電気光学装置 1 0 0 では、画素電極 9 a の下層側にアルミニウム膜などからなる光反射膜 8 a が形成されている。このため、対向基板 2 0 側から入射した光を TFT アレイ基板 1 0 側で反射し、対向基板 2 0 側から出射することができるので、この間に液晶 5 0 によって各画素 1 0 0 a 毎で光変調を行えば、外光を利用して所望の画像を表示することができる（反射モード）。

【 0 0 7 6 】

また、本形態では、光反射膜 8 a の下層側のうち、光反射膜 8 a と平面的に重なる領域に下層側凹凸形成膜 13 a を形成し、この下層側凹凸形成膜 13 a に対応する凹凸を利用して、光反射膜 8 a の表面に光散乱用の凹凸パターン 8 g を形成している。また、凹凸パターン 8 g では、上層側凹凸形成膜 7 a によって、下層側凹凸形成膜 13 a のエッジなどが出ないようにになっている。従って、反射モードで画像を表示したとき、散乱反射光で画像を表示するため、視野角依存性が小さい。

【0077】

但し、光反射膜 8 a 表面の凹凸パターン 8 g を各画素 100 a で完全同一とすると、光反射膜 8 a からの反射光に干渉が発生してしまう。

【0078】

そこで、本形態では、まず、図 9 に示すように、マトリクス状に形成された多数の画素 100 a を複数画素ずつ、すなわち、 $n \times m$  個の画素ずつ、複数のユニット 101 a、102 a、103 a・・・にグループ分けし、少なくともユニット 101 a、102 a、103 a・・・内では画素 100 a 毎に、凹凸パターン 8 g が異なる形態をもって形成された構成としている。

【0079】

すなわち、各画素 100 a に下層側凹凸形成膜 13 a を形成する際、ユニット 101 a、102 a、103 a・・・に属する各画素 100 a に対して、下層側凹凸形成膜 13 a が形成する柱状突起（凹凸）の形状、サイズ、分布を変えた凹凸パターン 8 g（凹凸パターン A～L）を形成するように、露光マスク 510 を設計してある。

【0080】

ここで、凹凸は、平面的なサイズが異なるものが複数種類、が形成されているが、図 4 および図 5 には、同一サイズで図示してある。

【0081】

また、ユニット 101 a、102 a、103 a・・・内における各凹凸パターン A～L の位置をユニット 101 a、102 a、103 a・・・間で異ならせてある。すなわち、第 1 番目のユニット 101 a では、例えば、上段で左から右に向か

って凹凸パターンA、凹凸パターンB、凹凸パターンC・・・と並んでいるのに対して、第2番目のユニット102aでは、上段で左から右に向かって凹凸パターンG、凹凸パターンA、凹凸パターンH・・・と並び、第3番目のユニット103aでは、上段で左から右に向かって凹凸パターンE、凹凸パターンJ、凹凸パターンA・・・と並んでいる。

## 【0082】

このような複数種類の凹凸パターンを形成するにあたっては、図7(A)に示した露光マスク510を設計する際、本形態では、例えば、図10(A)に示す画素100aを基準画素100a'とし、この基準画素100a'に形成される凹凸パターンAの凹凸を、画素領域内の所定の位置O1を中心に矢印Xで示すように回転移動させ、それにより得られる図10(B)、(C)に示すような凹凸パターンB、C・・・を他の画素100aに形成することにより、各画素100aに異なる凹凸パターン8gを形成する。

## 【0083】

ここで、回転中心O1は、画素領域内に設定されているが、このような場合、凹凸を構成する下層側凹凸形成膜13aの中心からずれた位置に回転中心を設定することが好ましい。また、回転中心を下層側凹凸形成膜13aの外周を規定する円上からずれた位置に設定することが好ましい。このように設定すると、各凹凸パターンA～Lにおいて、回転中心となった箇所に下層側凹凸形成膜13aが形成されてしまうのを防止することができる。さらに、位置O1を中心に回転させながら、回転中心を移動させてもよい。

## 【0084】

また、露光マスク510を設計する際、図11(A)に示す画素100aを基準画素100a'とし、この基準画素100a'に形成される凹凸パターンAの凹凸を、画素領域外の所定の位置O2を中心に矢印Xで示すように回転移動させ、それにより得られる図11(B)、(C)に示すような凹凸パターンB、C・・・を他の画素100aに形成することにより、各画素100aに異なる凹凸パターン8gを形成してもよい。この際、位置O2を中心に回転させながら、回転中心を移動させてもよい。

【0085】

さらに、露光マスク510を設計する際、図12(A)に示す画素100aを基準画素100a'とし、この基準画素100a'に形成される凹凸パターンAの凹凸を、画素領域内のコンタクトホール4cの形成位置O3を中心に矢印Xで示すように回転移動させ、それにより得られる図12(B)、(C)に示すような凹凸パターンB、C・・・を他の画素100aに形成することにより、各画素100aに異なる凹凸パターン8gを形成してもよい。

【0086】

このような構成のTFTアレイ基板10を用いたアクティブマトリクス型電気光学装置100では、ユニット101a、102a、103a・・・内で画素100a毎に凹凸パターン8gが異なる形態をもって形成されているとともに、ユニット内における各凹凸パターン8gの位置がユニット101a、102a、103a・・・間で異なっているため、電気光学装置100をいずれの方向から眺めても、同一の凹凸パターン8gが繰り返し、出現するようなことがない。それ故、光反射膜8aからの反射光に干渉が発生しない。

【0087】

また、本形態では、各画素100aに対して、形態の異なる凹凸パターン8gを形成するにあたって、基準画素100a'に形成されている凹凸を所定の位置を中心に回転移動させた凹凸パターン8gを他の画素100aに形成している。このため、本形態によれば、各画素100aにおいて、下層側凹凸形成膜13aの形状、サイズ、あるいは分布のばらつきが制御されている。すなわち、本形態では、基準画素100aの凹凸を回転させた上で転写したものに相当するため、基準画素100aに形成された下層側凹凸形成膜13aの形状、サイズ、あるいは分布のばらつきは、他の画素100aでも同様なレベルであり、ばらつきが小さい。

【0088】

また、本形態において、下層側凹凸形成膜13aは、1画素内に平面的なサイズの異なる複数種類が形成されているが、このような1画素内での同一サイズの下層側凹凸形成膜13aの数は、画素100a間で等しい。



【0089】

また、下層側凹凸形成膜13aの側面に形成される斜面の傾きが所定の角度範囲内に収まる凹凸の割合、例えば、凹凸の側面に形成される斜面の傾きが所定の角度範囲内に収まる凹凸の割合は、画素100a間で5%以内のばらつきである。

【0090】

さらに、下層側凹凸形成膜13aが形成されている面積のばらつきは、画素100a間で10%以内である。

【0091】

さらにまた、図13に示すように、複数の下層側凹凸形成膜13aの中心の位置座標からドロネイ図を描いたとき、ドロネイ線の長さ(=中心座標の近接距離)のばらつきが画素100a間で10%以内である。

【0092】

それ故、TFTアレイ基板10に対する法線方向から10度ないし30度、傾いた方向からみたときの反射輝度のばらつきが、パターン間で5%以内であるなど、画素間での輝度むらの発生を回避することができる。

【0093】

なお、図14に示すように、画素100aの端部で下層側凹凸形成膜13aが途切れたパターンとなる場合には、途切れた部分を反対側の辺に出現させて、下層側凹凸形成膜13aの面積の合計が、このサイズの下層側凹凸形成膜13aの正規の面積の整数倍であることが好ましい。このように構成すると、画素100aの端部で下層側凹凸形成膜13aが途切れた場合でも、1画素内に形成されている下層側凹凸形成膜13aの数、および面積を実質、同一とすることができる。

【0094】

(コンタクトホール5dと画素100aとの関係)

また、本形態では、図9～図12を参照して説明した凹凸パターンの設計手法をそのまま利用して、図4に示すように、コンタクトホール5dの形成位置を各画素100aで相違させてある。

【0095】

すなわち、各画素100aに対するコンタクトホール5dの形成位置パターンを設計する際も、図9に示すように、マトリクス状に形成された多数の画素100aを複数画素ずつ、複数のユニット101a、102a、103a・・・にグループ分けし、少なくともユニット101a、102a、103a・・・内では画素100a毎にコンタクトホール5dが異なる位置に形成されるように、光反射膜8aに対するパターンニング用露光マスクを設計してある。

【0096】

また、ユニット101a、102a、103a・・・内におけるコンタクトホール5dの形成位置パターンを凹凸パターンA～Lに対応させてユニット101a、102a、103a・・・間で異ならせてある。

【0097】

しかも、ユニット101a、102a、103a・・・間では、ユニット内における位置が同一の画素100aにおけるコンタクトホール5dの形成位置が全て相違している。

【0098】

このような複数種類の形成位置パターンを作成するにあたっては、本形態では、例えば、図10(A)に示す画素100aを基準画素100a'とし、この基準画素100a'に形成されるコンタクトホール5dの位置を、画素領域内の所定の位置O1を中心に矢印Xで示すように回転移動させ、それにより得られる図10(B)、(C)に示すようなコンタクトホール5dの形成位置を他の画素100aに適用することにより、各画素100aにおいてコンタクトホール5dの面積は等しいが、コンタクトホール5dの形成位置を相違させている。この際、位置O1を中心に回転させながら、回転中心を移動させてもよい。

【0099】

また、図11(A)に示す画素100aを基準画素100a'とし、この基準画素100a'に形成されるコンタクトホール5dの位置を、画素領域外の所定の位置O2を中心に矢印Xで示すように回転移動させ、それにより得られる図11(B)、(C)に示すようなコンタクトホール5dの形成位置を他の画素100

0 a に適用することにより、各画素 100 a においてコンタクトホール 5 d の形成位置を相違させてもよい。この際、位置 O 2 を中心に回転させながら、回転中心を移動させてもよい。

#### 【0100】

さらに、図 12 (A) に示す画素 100 a を基準画素 100 a' とし、この基準画素 100 a' に形成されるコンタクトホール 5 d の位置を、画素領域内のコンタクトホール 4 c の形成位置 O 3 を中心に矢印 X で示すように回転移動させ、それにより得られる図 12 (B)、(C) に示すようなコンタクトホール 5 d の形成位置を他の画素 100 a に適用することにより、各画素 100 a においてコンタクトホール 5 d の形成位置を相違させてもよい。

#### 【0101】

このように本形態の TFT アレイ基板 10 を用いたアクティブマトリクス型電気光学装置 100 では、ユニット 101 a、102 a、103 a・・・内で画素 100 a 毎にコンタクトホール 5 d の形成位置が相違しているとともに、ユニット内における各コンタクトホール 5 d の形成位置パターンがユニット 101 a、102 a、103 a・・・間で異なっている。しかも、ユニット 101 a、102 a、103 a・・・間では、ユニット内における位置が同一の画素 100 a におけるコンタクトホール 5 d の形成位置が全て相違している。このため、電気光学装置 100 をいずれの方向から眺めてもコンタクトホール 5 d が各画素 100 a の同一位置に繰り返し、出現するようなことがない。それ故、コンタクトホール 5 d 内にも光反射膜 8 a が形成されている場合でも、コンタクトホール 5 d の内壁の斜面部からの反射光に起因する干渉が発生しない。

#### 【0102】

また、本形態では、各画素 100 a に対して、コンタクトホール 5 d を異なる位置に形成するにあたって、基準画素 100 a' のコンタクトホール 5 d の位置を所定の位置を中心に回転移動、あるいはそれに平行移動を組み合わせる他の画素 100 a にコンタクトホール 5 d を形成している。このため、本形態によれば、各画素 100 a において、コンタクトホール 5 d の形成位置は相違してても、コンタクトホール 5 d が占める面積は各画素 100 a で等しい。さらに、コンタ

クトホール5dと、下層側凹凸形成膜13dにおいて凹凸を形成する柱状突起との相対位置も各画素100aで等しい。

【0103】

〔その他の実施の形態〕

なお、上記形態では、平面形状が例えば円の柱状突起を形成する下層側凹凸形成膜13aを例に説明したが、柱状突起の平面形状については、六角形、六角形、その他の多角形でもよい。但し、マスクデータおよび散乱特性を考慮すると、平面形状は円形、正六角形ないし正八角形が好ましい。また、柱状突起に代えて孔を形成してもよい。

【0104】

また、上記形態では、ユニット内ではコンタクトホール5dが異なる位置に形成されているとともに、ユニット内におけるコンタクトホール5dの形成位置パターンがユニット間で異なっている構成であったが、多数の画素の各々において、コンタクトホール5dの形成位置が相違している構成であってもよい。

【0105】

また、ユニット内では各画素におけるコンタクトホールの形成位置が相違しているが、ユニット間でコンタクトホールの形成パターンが同一であってもよい。このように構成すると、従来であれば1画素周期で光が干渉が発生していたのをユニット周期まで拡大でき、干渉を抑制することができる。

【0106】

さらに、上記形態では、ユニット内では画素毎に凹凸パターンが異なる形態をもって形成されているとともに、ユニット内における各凹凸パターンの位置がユニット間で異なっている構成であったが、多数の画素の各々に凹凸パターンが異なる形態をもって形成されている構成であってもよい。

【0107】

さらにまた、上記形態では、全反射型の電気光学装置に本発明を適用した例であったが、光反射膜の一部に光透過穴を形成して半透過反射型の電気光学装置を構成する場合にも本発明を適用することができる。

【0108】

また、上記形態では、全反射型および半透過・反射型のいずれにも適用できるように光反射膜 8 a の上層に ITO 膜からなる画素電極 8 a を形成した例を説明したが、全反射型であれば、光反射膜を画素電極としてもよく、また、ITO 膜からなる画素電極の上層に光反射膜を形成してもよい。また、ITO 膜は透過領域のみに形成しても良く、この場合は透過部と反射部の境界に ITO 膜と反射膜との重なり領域を設けて、反射膜の上層あるいは下層に ITO 膜を形成し、電気接続をとるのが好ましい。これらいずれの場合にもコンタクトホール内に光反射膜が形成されている場合に本発明を適用すると効果的である。

【0109】

[アクティブマトリクス型電気光学装置の電子機器への適用]

このように構成した反射型、あるいは半透過・半反射型のアクティブマトリクス型電気光学装置 100 は、各種の電子機器の表示部として用いることができるが、その一例を、図 15、図 16 (A)、(B) を参照して説明する。

【0110】

図 15 は、本発明に係るアクティブマトリクス型電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【0111】

図 15 において、電子機器は、表示情報出力源 70、表示情報処理回路 71、電源回路 72、タイミングジェネレータ 73、そして液晶装置 74 を有する。また、液晶装置 74 は、液晶表示パネル 75 および駆動回路 76 を有する。液晶装置 74 としては、前述したアクティブマトリクス型電気光学装置 100 を用いることができる。

【0112】

表示情報出力源 70 は、ROM (Read Only Memory)、RAM (Random Access Memory) 等といったメモリ、各種ディスプレイ等といったストレージユニット、デジタル画像信号を同調出力する同調回路等を備え、タイミングジェネレータ 73 によって生成された各種のクロック信号に基づいて、所定フォーマットの画像信号等といった表示情報を表示情報処理回路 71 に供給する。

【0113】

表示情報処理回路71は、シリアルーパラレル変換回路や、増幅・反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等といった周知の各種回路を備え、入力した表示情報の処理を実行して、その画像信号をクロック信号CLKと共に駆動回路76へ供給する。電源回路72は、各構成要素に所定の電圧を供給する。

【0114】

図16(A)は、本発明に係る電子機器の一実施形態であるモバイル型のパーソナルコンピュータを示している。ここに示すパーソナルコンピュータ80は、キーボード81を備えた本体部82と、液晶表示ユニット83とを有する。液晶表示ユニット83は、前述したアクティブマトリクス型電気光学装置100を含んで構成される。

【0115】

図16(B)は、本発明に係る電子機器の他の実施形態である携帯電話機を示している。ここに示す携帯電話機90は、複数の操作ボタン91と、前述したアクティブマトリクス型電気光学装置100からなる表示部とを有している。

【0116】

【発明の効果】

以上のとおり、本発明では、画素毎にコンタクトホール形成位置が異なっているため、電気光学装置をいずれの方向から眺めても画素の同一位置にコンタクトホールが繰り返し、出現するようなことがない。それ故、コンタクトホール内に光反射膜が形成されている場合でも、コンタクトホールの内壁の傾斜部分からの反射光に起因する干渉が発生しない。

【図面の簡単な説明】

【図1】 アクティブマトリクス型電気光学装置を対向基板の側からみたときの平面図である。

【図2】 図1のH-H'線における断面図である。

【図3】 アクティブマトリクス型電気光学装置において、マトリクス状に配置された複数の画素に形成された各種素子、配線などの等価回路図である。

【図4】 本発明を適用したアクティブマトリクス型電気光学装置において、TFTアレイ基板に形成された各画素の構成を示す平面図である。

【図5】 図4のA-A'線に相当する位置で切断したときの画素の断面図である。

【図6】 (A)～(D)は、本発明を適用したアクティブマトリクス型電気光学装置のTFTアレイ基板の製造方法を示す工程断面図である。

【図7】 (A)～(D)は、本発明を適用したアクティブマトリクス型電気光学装置のTFTアレイ基板の製造方法において、図6に示す工程に続いて行う各工程の工程断面図である。

【図8】 (A)～(D)は、本発明を適用したアクティブマトリクス型電気光学装置のTFTアレイ基板の製造方法を示す工程断面図である。

【図9】 本発明を適用したアクティブマトリクス型電気光学装置において、画素の各ユニットに対して、異なる凹凸パターンを配置し、かつ、異なる位置にコンタクトホールを形成する様子を示す説明図である。

【図10】 本発明を適用したアクティブマトリクス型電気光学装置において、画素に形成する凹凸パターン、およびコンタクトホールの形成位置の違いを示す説明図である。

【図11】 本発明を適用したアクティブマトリクス型電気光学装置において、画素に形成する凹凸パターンの違い、およびコンタクトホールの形成位置の違いを示す説明図である。

【図12】 本発明を適用したアクティブマトリクス型電気光学装置において、画素に形成する凹凸パターンの違い、およびコンタクトホールの形成位置の違いを示す説明図である。

【図13】 凹凸の相対距離関係を評価するためのドロネイ三角形の説明図である。

【図14】 画素の端部で凹凸が途切れている様子を示す説明図である。

【図15】 本発明に係るアクティブマトリクス型電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【図16】 (A)、(B)はそれぞれ、本発明に係るアクティブマトリク

ス型電気光学装置を用いた電子機器の一実施形態としてのモバイル型のパーソナルコンピュータ、および携帯電話機の説明図である。

【図 1 7】 従来のアクティブマトリクス型電気光学装置に用いた T F T アレイ基板の画素の平面図である。

【図 1 8】 従来のアクティブマトリクス型電気光学装置の画素の一部の断面図である。

【符号の説明】

- 1 a 半導体膜
- 1 a' チャネル形成用領域
- 2 ゲート絶縁膜
- 3 a 走査線
- 3 b 容量線
- 4 第 1 層間絶縁膜
- 5 第 2 層間絶縁膜
- 5 d コンタクトホール
- 6 a データ線
- 6 b ドレイン電極
- 7 a 上層側凹凸形成膜
- 8 a 光反射膜
- 8 g 凹凸パターン
- 9 a 画素電極
- 1 0 T F T アレイ基板
- 1 3 a 下層側凹凸形成膜
- 2 0 対向基板
- 2 1 対向電極
- 3 0 画素スイッチング用の T F T
- 5 0 液晶
- 6 0 蓄積容量
- 1 0 0 アクティブマトリクス型電気光学装置



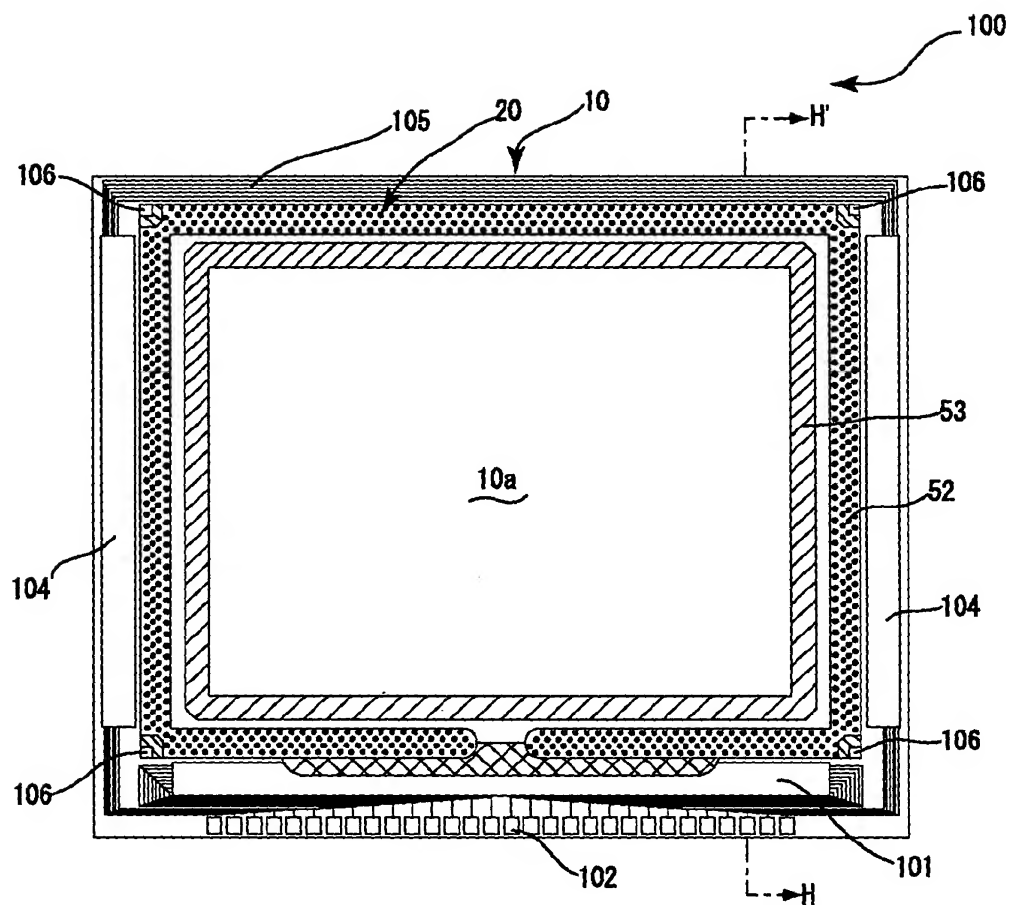
特2002-286136

100a 画素

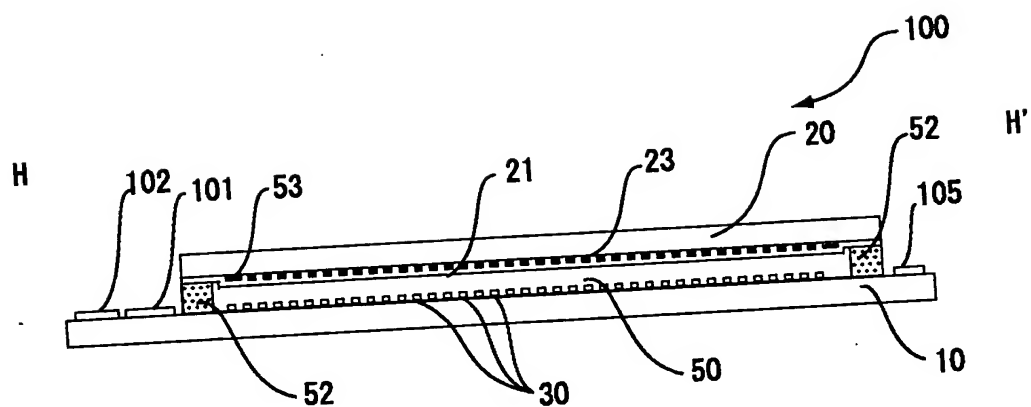
100a' 基準画素

【書類名】 図面

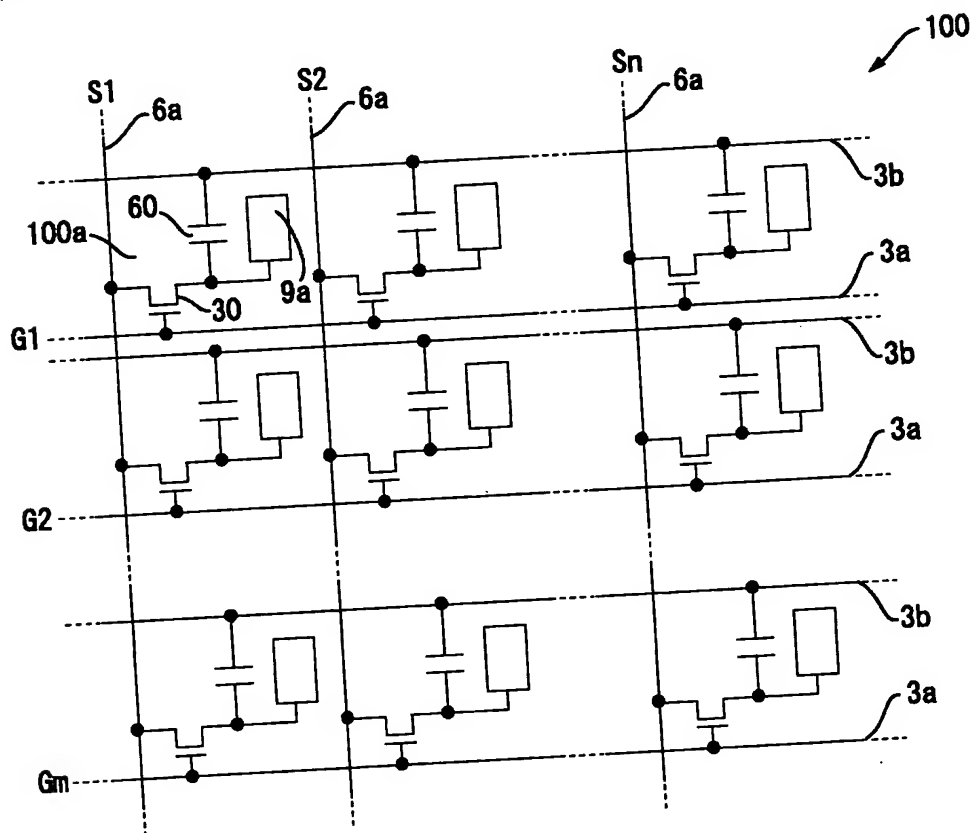
【図 1】



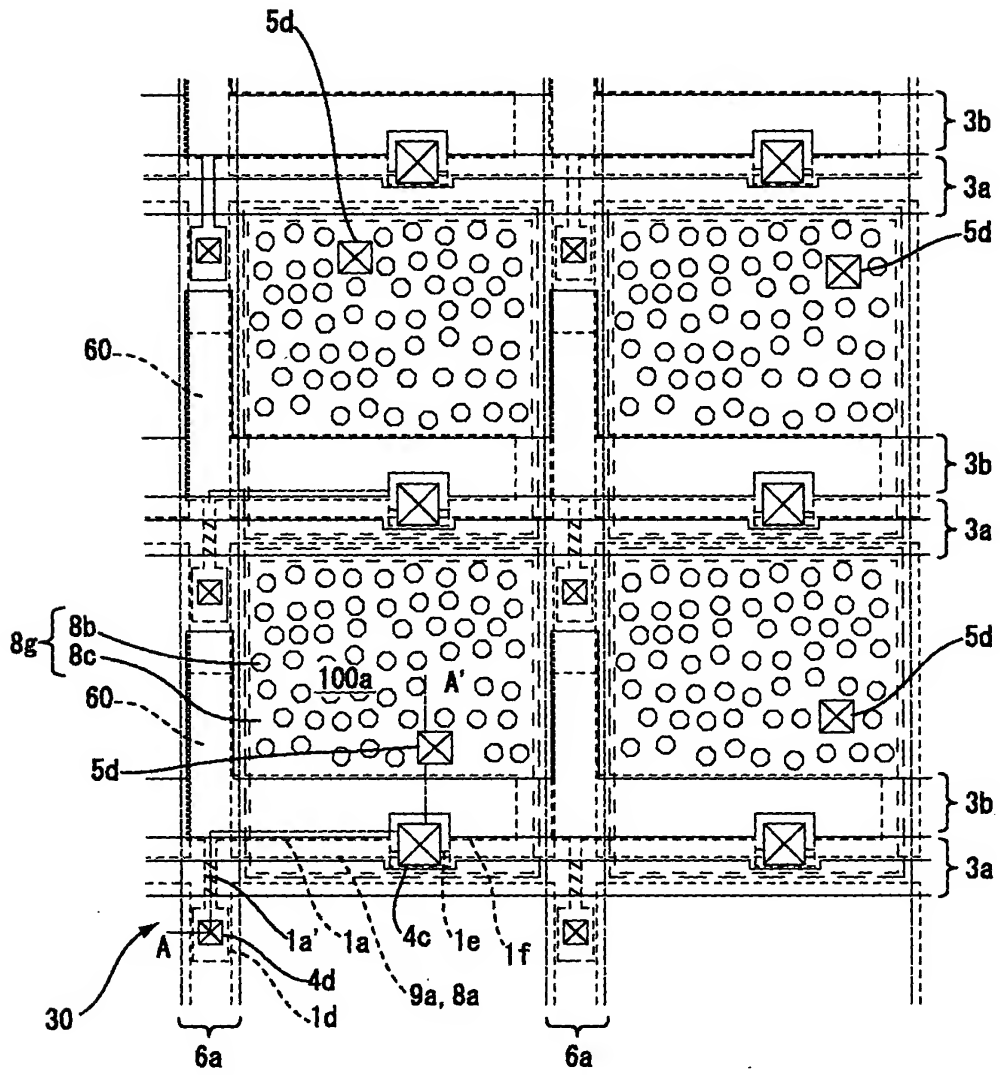
【図 2】



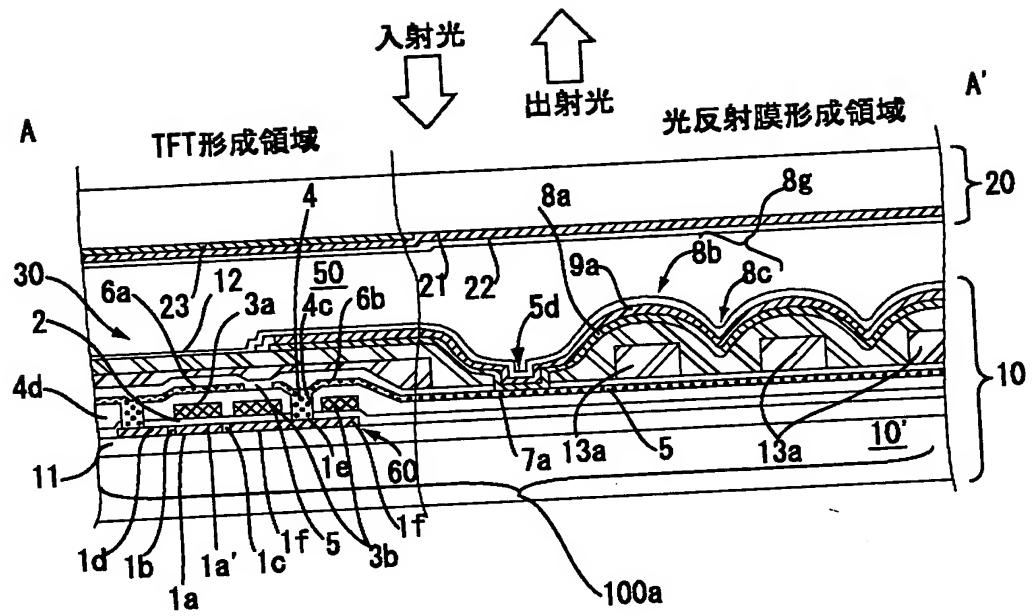
【図 3】



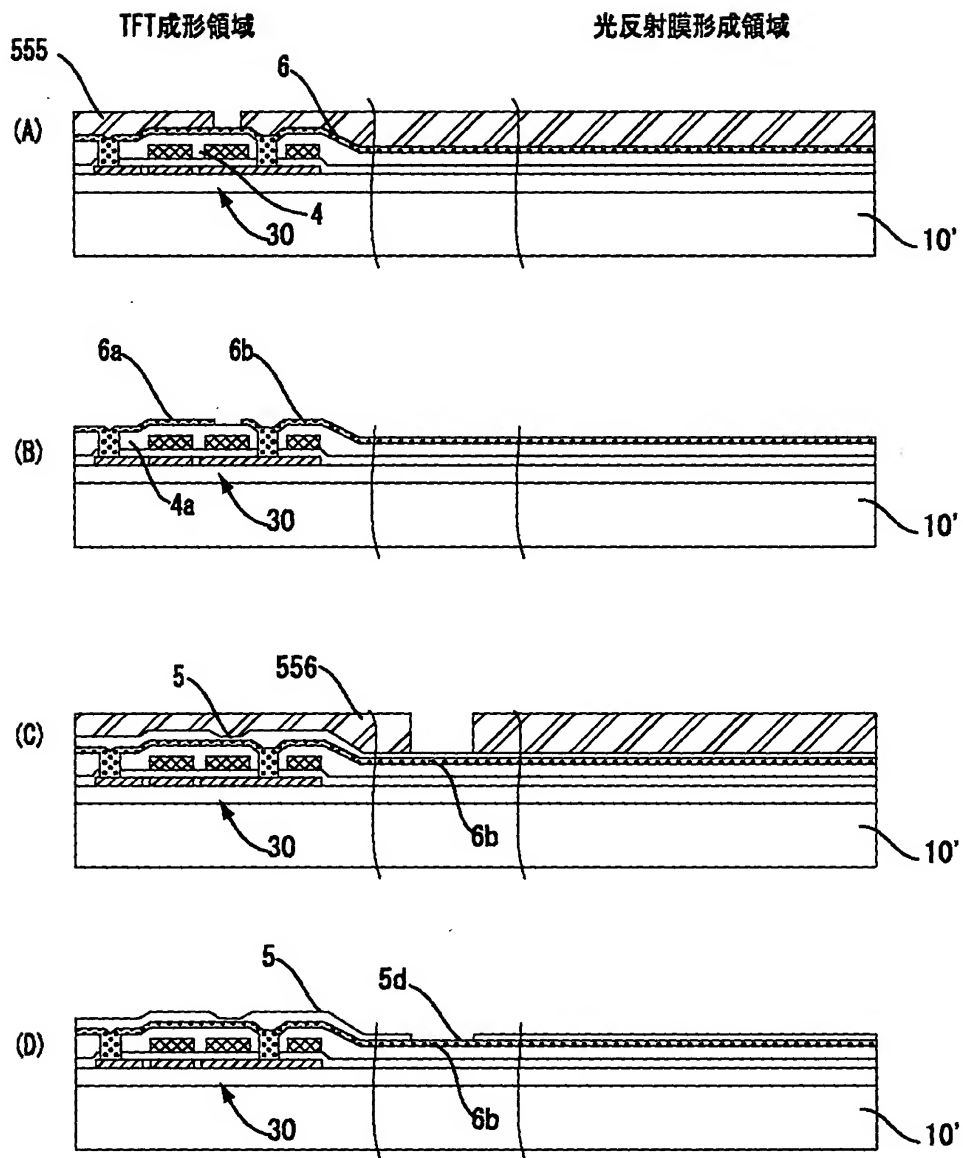
【図4】



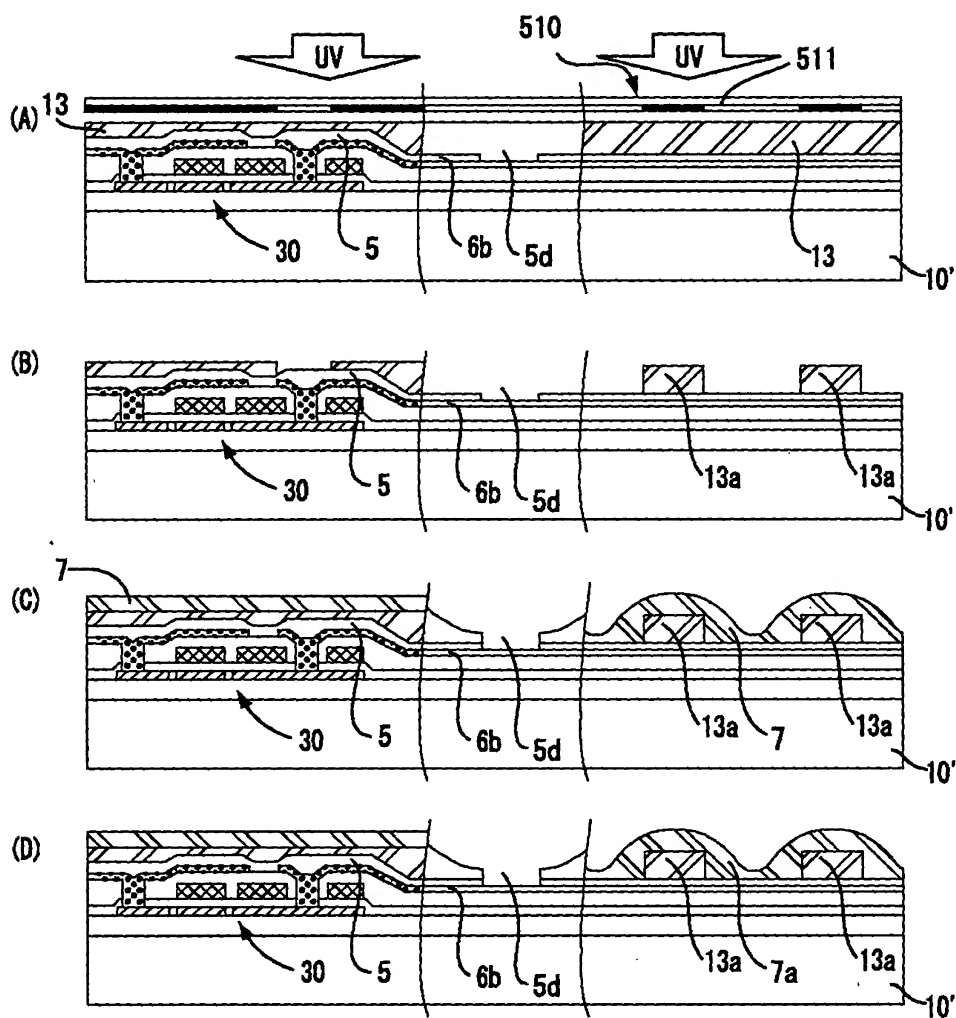
【図 5】



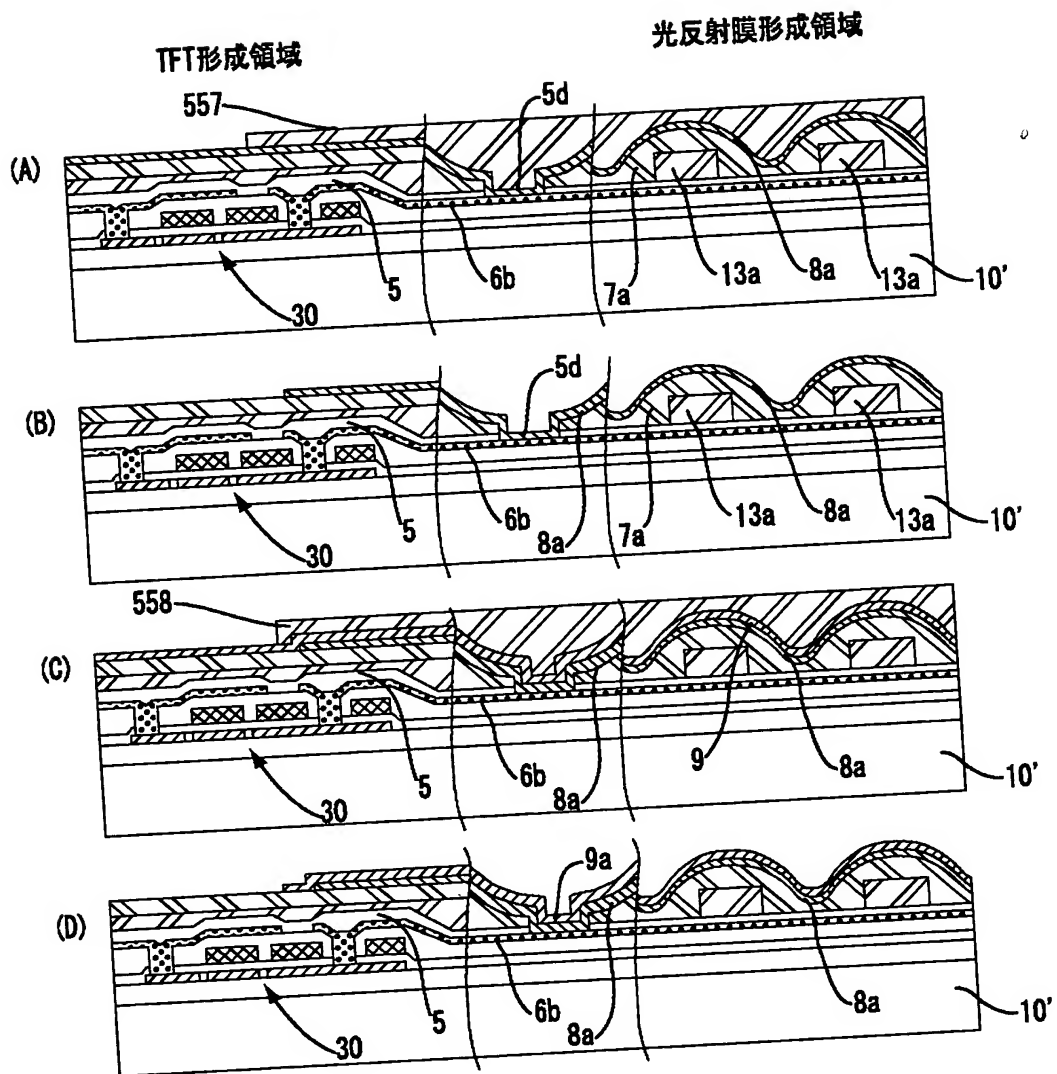
【図 6】



【図 7】



【図 8】

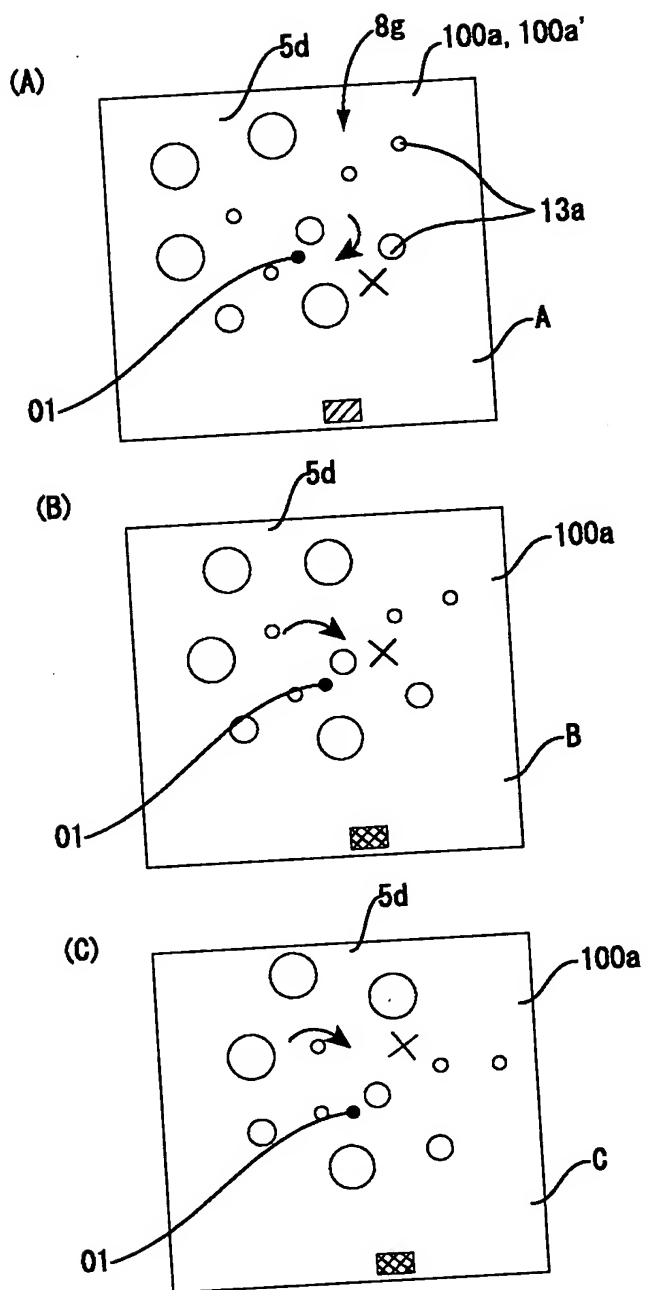




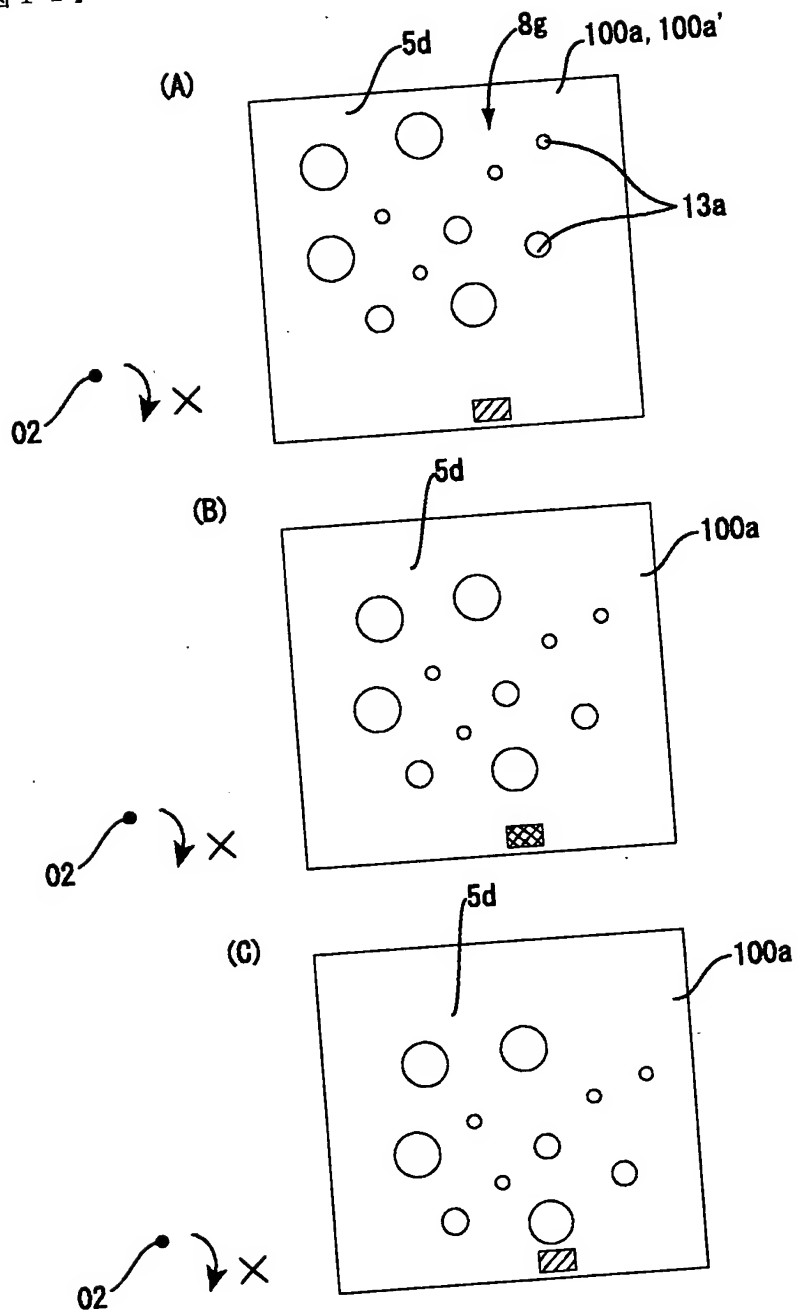
【図 9】

A	B	C	D	G	A	H	B	E	J	A	F
E	F	G	H	C	I	D	J	K	B	G	L
I	J	K	L	E	K	F	L	C	H	I	D

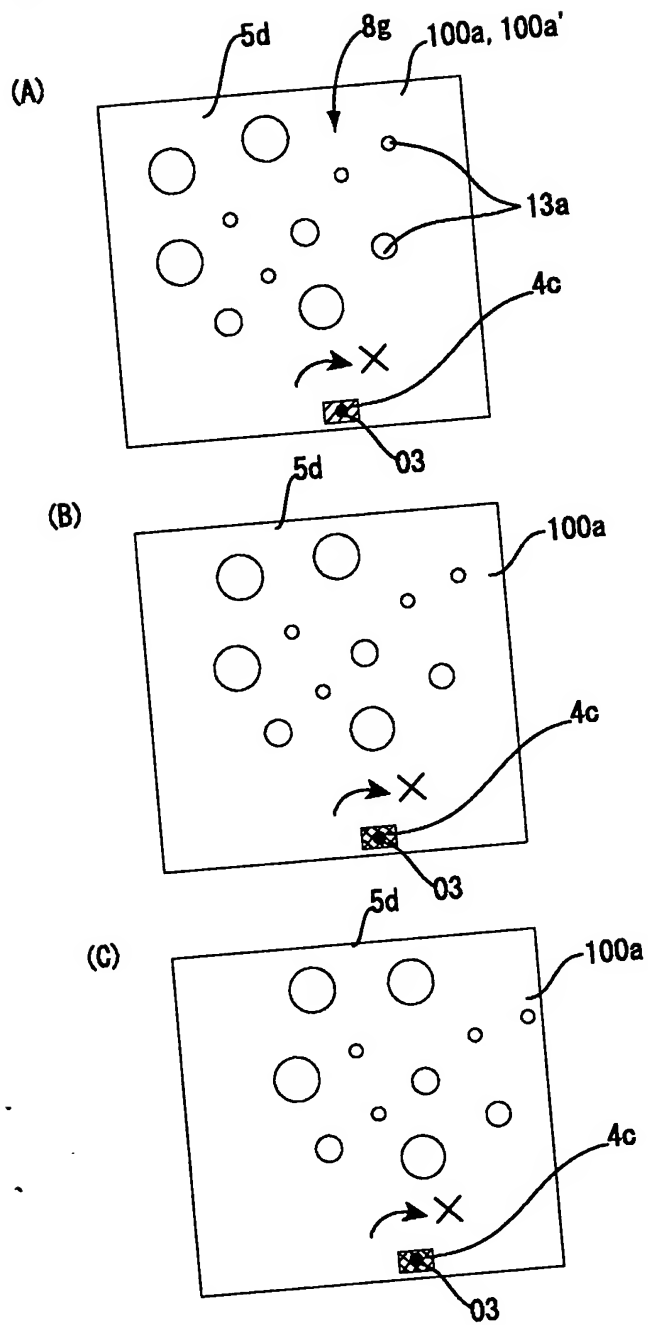
【図10】



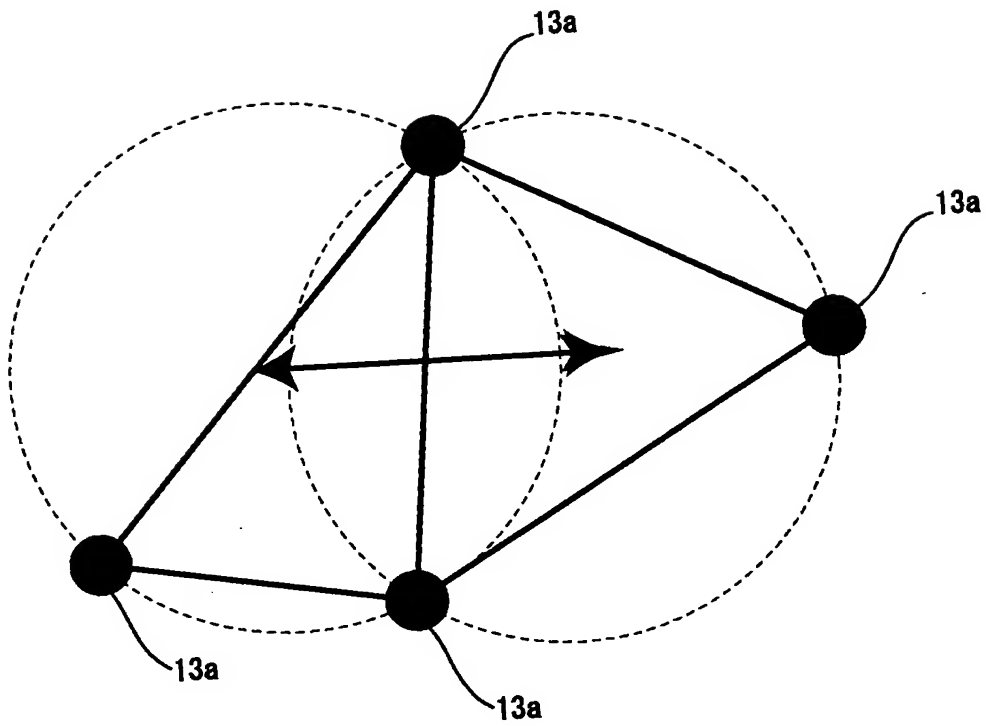
【図11】



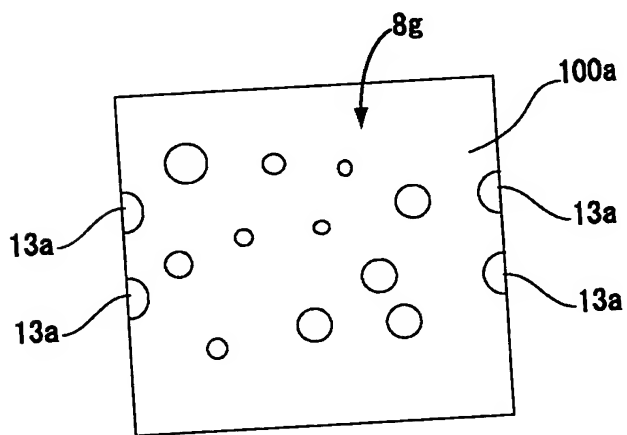
【図 12】



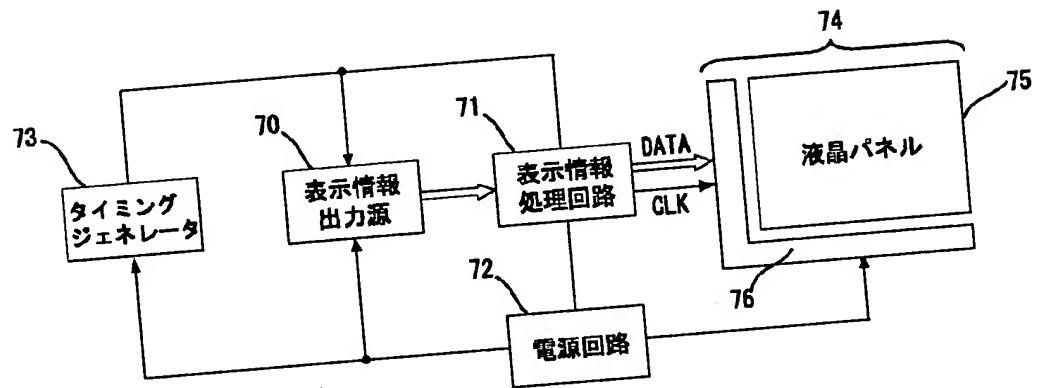
【図13】



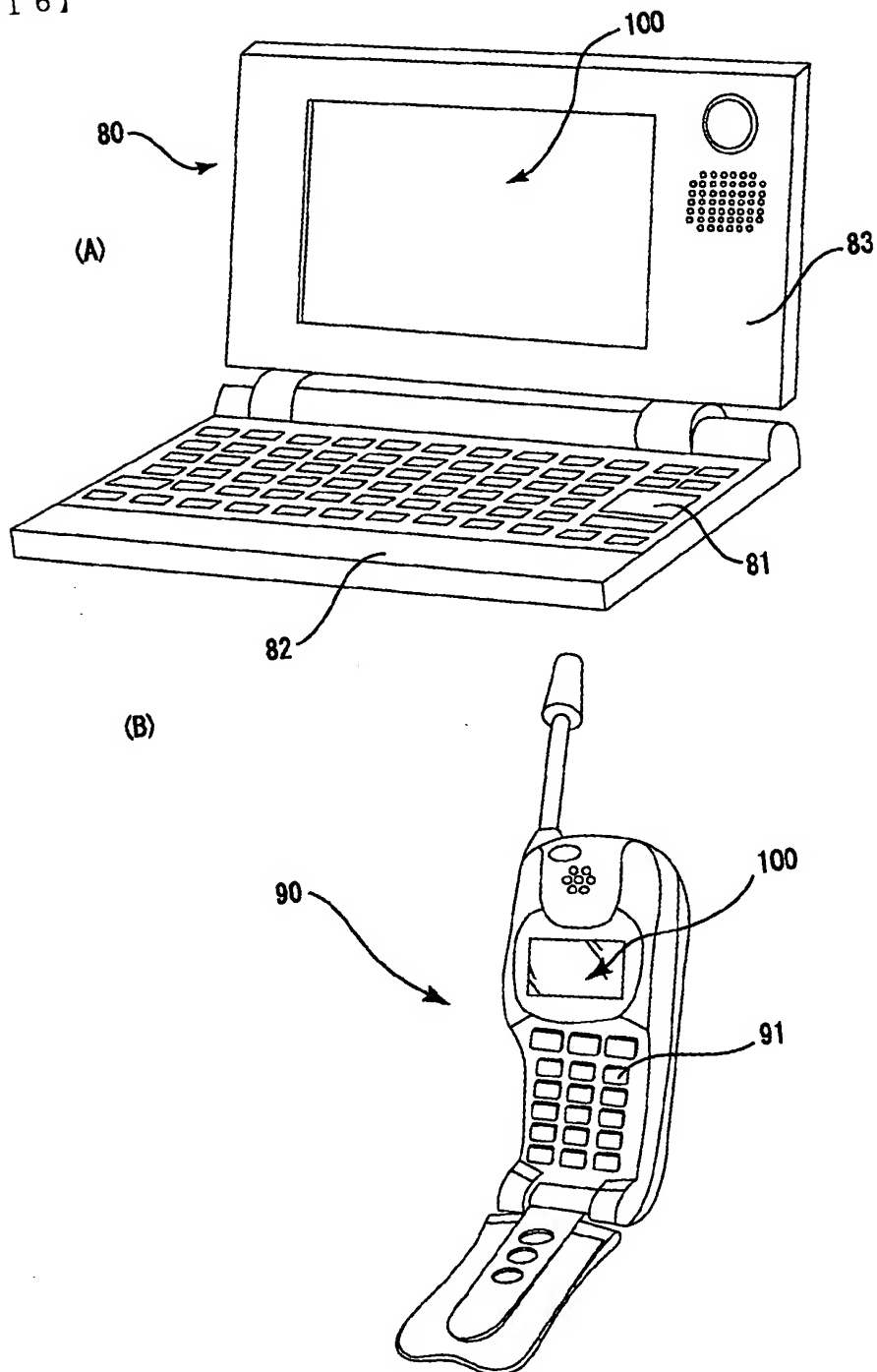
【図14】



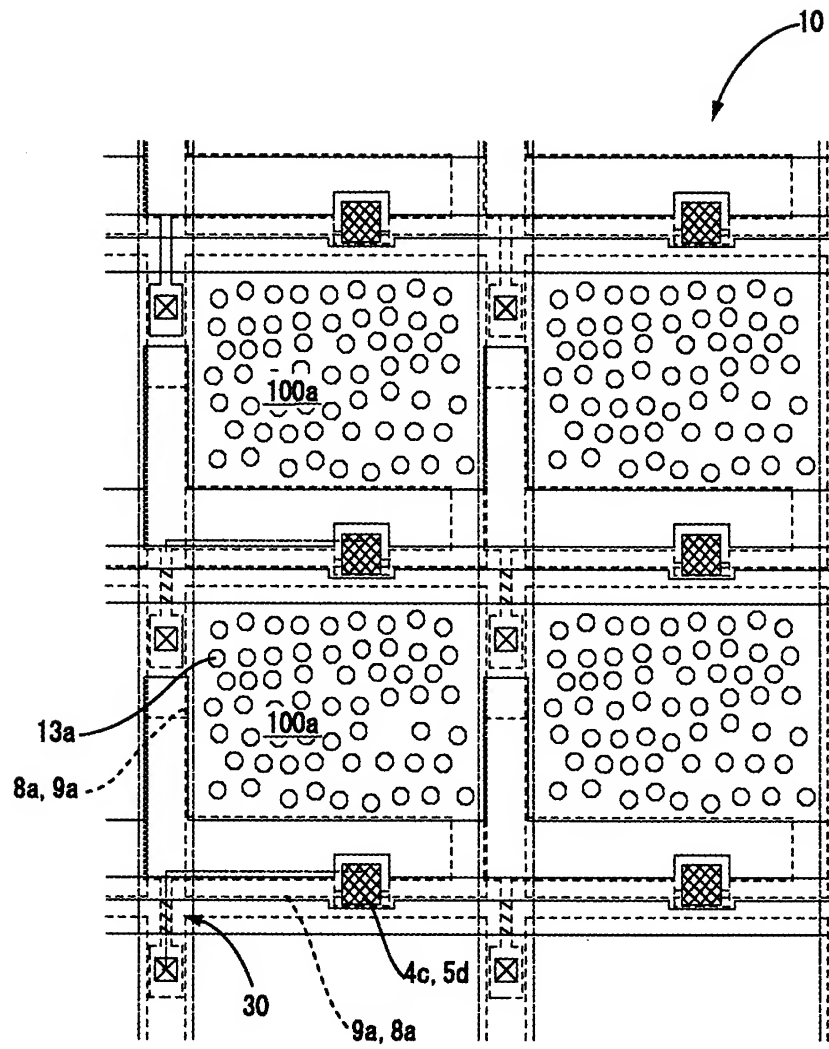
【図15】



【図16】

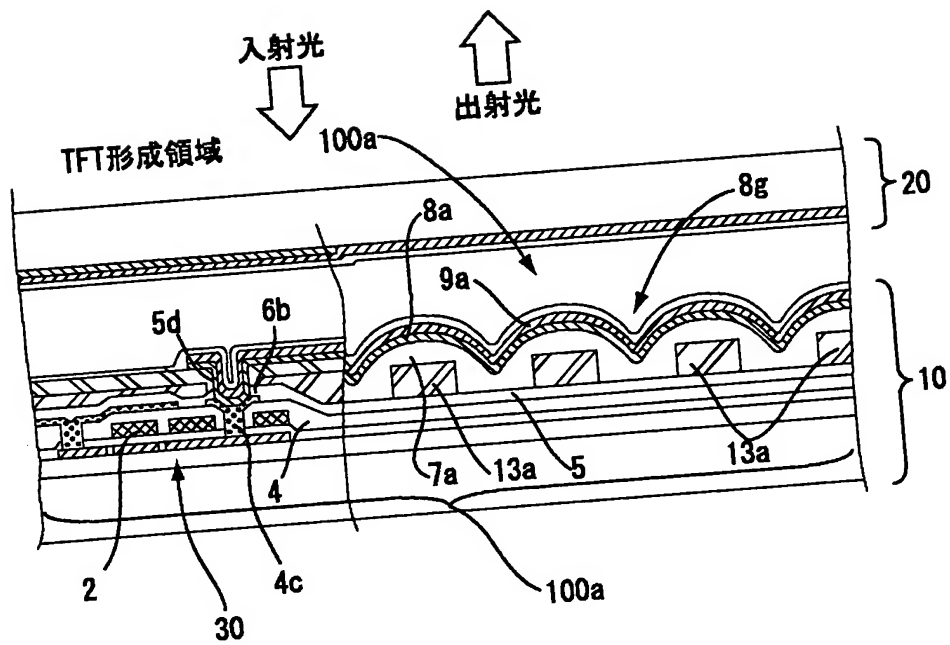


【図 17】





【圖 18】



【書類名】 要約書

【要約】

【課題】 コンタクトホールに起因する光の干渉を防止し、さらに、光反射膜からの反射光の干渉を防止可能なアクティブマトリクス型電気光学装置、およびそれを用いた電子機器を提供すること。

【解決手段】 反射型アクティブマトリクス型電気光学装置のTFTアレイ基板において、マトリクス状に形成された各画素100aの各々において、コンタクトホール5d内にも光反射膜8aが形成されているが、画素電極9aとドレイン電極6bを電氣的に接続するコンタクトホール5dの位置、および下層側凹凸形成膜13aにより反射膜8aの表面に形成される光散乱用の凹凸パターン8gを画素毎に相違させる。

【選択図】 図4

特2002-286136

出願人履歴情報

識別番号

[000002369]

1. 変更年月日

[変更理由]

住所

氏名

1990年 8月20日

新規登録

東京都新宿区西新宿2丁目4番1号

セイコーエプソン株式会社